



## 【特許請求の範囲】

## 【請求項 1】

撮像手段を設けた電子内視鏡と、

前記電子内視鏡の前記撮像手段に読み出し信号を与えかつその読み出し信号に応じて前記撮像手段から得られる映像信号を取込み所定の基本画像処理を施す基本処理手段を搭載するメイン基板、及び、前記基本処理手段で処理された映像信号に対して所定の拡張処理を行う拡張処理手段を搭載する拡張基板を備えたコントロールユニットと

を有する電子内視鏡装置において、

前記拡張基板は、所定の処理機能を実現させるための処理機能構成データによって所定の処理機能を構築できるプログラマブル集積回路手段と、所定の拡張機能を実現させる処理機能構成データを複数種記憶しており、かつ、拡張機能設定指令に基づいて前記複数種の処理機能構成データの内から選択された処理機能構成データを前記プログラマブル集積回路手段に与えるメモリ手段と

を備えたことを特徴とする電子内視鏡装置。

## 【請求項 2】

前記プログラマブル集積回路手段で拡張機能の再構築中には、前記メイン基板での基本処理手段からの映像信号を出力し、前記再構築が終了後は、前記拡張基板上の前記プログラマブル集積回路手段によって拡張処理された映像信号を出力する切換え手段をさらに備えた

ことを特徴とする請求項 1 記載の電子内視鏡装置。

## 【請求項 3】

前記プログラマブル集積回路手段は、FPGA (Field Programmable Gate Array)であることを特徴とする請求項 1 または 2 記載の電子内視鏡装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、拡張機能設定指令により複数の拡張機能を実現できる電子内視鏡装置に関する。

## 【背景技術】

## 【0002】

従来、この種の電子内視鏡装置としては、例えば、撮像手段を設けた電子内視鏡と、前記電子内視鏡に対して観察対象を照明するための照射光を与えるとともに、前記電子内視鏡の前記撮像手段に読み出し信号を与えかつその読み出し信号に応じて前記撮像手段から得られる映像信号を取込み所定の画像処理を施すコントロールユニットと、前記コントロールユニットから出力された映像信号を画像として表示するモニタとからなるものが知られている。

## 【0003】

このような電子内視鏡装置では、電子内視鏡からの映像信号に対して画像処理するために、次に説明するように、各種の画像処理方式を採用したものが提案されている。

## 【0004】

まず、特殊用途電子内視鏡装置としての赤外線観察内視鏡装置では、血液内で波長 805 [nm] 付近の近赤外光に吸収ピークを持つインドシアニンググリーン (ICG) という薬剤を造影剤として投与したときに、モニタに映し出される画像のコントラストをよくして確実に観察できるようにしたものが提案されている (特許文献 1 : 特開 2000-41942 号公報)。

## 【0005】

次に、特殊用途電子内視鏡装置としての生体情報強調電子内視鏡装置では、生体情報の IHB を強調し、異常病変の識別を行い易くするための画像処理方法が開示されている (特許文献 2 : 特開平 6-335451 号公報)。

## 【0006】

10

20

30

40

50

これら特殊用途電子内視鏡装置は、各機能を実現するために独自の回路を設けることにより、それぞれ処理を行わせるようになっていた。

【0007】

ところで、近年の半導体技術の発展により、大規模なプログラマブル集積回路手段（例えばFPGA（Field Programmable Gate Array））を使用し、上述した特殊の処理機能を実現させるために上記特殊用途電子内視鏡装置のような独自の回路を構成することなく、現場において必要とする特殊な画像処理（拡張機能）をワンチップで簡単に実現できるようになってきている。

【0008】

このような大規模なプログラマブル集積回路手段（FPGA）によって拡張機能を実現する従来の電子内視鏡装置は、画像処理を行わせる基板を、メイン基板と拡張基板とに分け、拡張基板を差し替え可能に構成しておき、必要とする拡張画像処理を得る場合、当該拡張基板を差し替えるようにしたものが提案されている（特許文献3：特開2001-70241号公報）。この従来の電子内視鏡装置では、前記メイン基板は基本的な画像処理を施すようにしたものである。また、この従来の電子内視鏡装置では、拡張基板は複数設け、一つの拡張基板には一つの拡張機能をFPGAに構築し、その構築した拡張機能の数だけ拡張基板を備えておき、必要とする拡張画像処理を得るときに、当該拡張基板を差し替えて拡張機能を得るようにしたものである。この従来の電子内視鏡装置によれば、各拡張基板は一つのFPGAとその関連回路を設けたものを一種類のみ作成し、必要とする拡張機能に対してはFPGAに構築すればよいので、上述した特許文献1、2のように個々の拡張機能を基板上に回路構成するよりは、簡単な回路構成とすることができるほか、自由な回路構成が可能になるという利点がある。

【0009】

この従来の電子内視鏡装置によれば、所望の拡張機能が必要となる毎に、当該拡張画像処理機能を搭載している拡張基板を、差し替えて所望とする拡張機能を得ている。

【0010】

ところが、所望とする拡張機能は、通常、同時に実施されることは稀であるため、このように特殊な画像処理を必要とする度に、拡張基板を差し替えて所望の機能に得ることは、前記FPGAを効率的に使用しているものではなかった。

【特許文献1】特開2000-41942号公報

【特許文献2】特開平6-335451号公報

【特許文献3】特開2001-70241号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

しかしながら、前記従来の電子内視鏡装置では、全ての拡張機能を網羅するためには、その拡張機能毎にその数だけ拡張基板を用意する必要があるが、各基板にそれぞれFPGAを搭載させているため、高価なFPGAを使用する上で効率的なものではないという不都合があった。

【0012】

本発明は、上記事情に鑑みてなされたものであり、FPGA（Field Programmable Gate Array）を効率的に使用することのできる電子内視鏡装置を提供することを目的としている。

【課題を解決するための手段】

【0013】

請求項1記載の発明に係る電子内視鏡装置は、撮像手段を設けた電子内視鏡と、前記電子内視鏡の前記撮像手段に読み出し信号を与えかつその読み出し信号に応じて前記撮像手段から得られる映像信号を取込み所定の基本画像処理を施す基本処理手段を搭載するメイン基板、及び、前記基本処理手段で処理された映像信号に対して所定の拡張処理を行う拡張処理手段を搭載する拡張基板を備えたコントロールユニットとを有する電子内視鏡装置

10

20

30

40

50

において、

前記拡張基板は、所定の処理機能を実現させるための処理機能構成データによって所定の処理機能を構築できるプログラマブル集積回路手段と、所定の拡張機能を実現させる処理機能構成データを複数種記憶しており、かつ、拡張機能設定指令に基づいて前記複数種の処理機能構成データの中から選択された処理機能構成データを前記プログラマブル集積回路手段に与えるメモリ手段とを備えたことを特徴とするものである。

【0014】

請求項2記載の発明では、請求項1記載の電子内視鏡装置において、前記プログラマブル集積回路手段で拡張機能の再構築中には、前記メイン基板での基本処理手段からの画像信号を出力し、前記再構築が終了後は、前記拡張基板上の前記プログラマブル集積回路手段によって拡張処理された画像信号を出力する切換え手段をさらに設けたことを特徴とするものである。

10

【0015】

請求項3記載の発明では、請求項1または2記載の電子内視鏡装置において、前記プログラマブル集積回路手段は、FPGA(Field Programmable Gate Array)であることを特徴とするものである。

【発明の効果】

【0016】

本発明によれば、FPGA(Field Programmable Gate Array)を効率的に使用することができるという効果がある。

20

【発明を実施するための最良の形態】

【0017】

以下、図面を参照しながら本発明の実施例について述べる。

【実施例1】

【0018】

図1ないし図5は本発明の実施例1に係わり、図1は本発明の実施例1に係る電子内視鏡装置の全体構成を示す図、図2は図1の電子内視鏡装置に用いられるコントロールユニットの基板の構成を示す斜視図、図3は図1の電子内視鏡装置に用いられるコントロールユニットにおける要部回路構成を示すブロック図、図4は図1の電子内視鏡装置に用いられるコントロールユニットの拡張基板に搭載されたメモリ手段に格納された処理機能構成データの配置例を示す説明図、図5は図1の電子内視鏡装置に用いられるコントロールユニットの回路構成と電子内視鏡の一部回路も含めて示す回路図である。

30

【0019】

図1に示すように、本実施例の電子内視鏡装置1は、電子内視鏡2と、後で詳述する改良されたコントロールユニット3と、モニタ4とを備えている。

【0020】

前記電子内視鏡2は、細長で例えば可撓性のある挿入部5と、この挿入部5の後端に連設された太幅の操作部6とからなる。この操作部6の側部には、ユニバーサルコード7の一端が接続されている。このユニバーサルコード7の他端にはコネクタ7Aが設けられており、このコネクタ7Aによってユニバーサルコード7がコントロールユニット3に接続されている。前記コントロールユニット3には、モニタ4が電氣的に接続されている。

40

【0021】

前記電子内視鏡2の前記挿入部5は、硬性の先端部9と、この先端部9に隣接する後方側に湾曲可能な湾曲部10と、この湾曲部10の後端から操作部6の前端に至る長尺の可撓部11とが順次設けられている。前記操作部6には湾曲操作ノブ12が設けられており、この湾曲操作ノブ12を回動操作することによって湾曲部10を左右上下方向に湾曲できるようになっている。また、前記操作部6には、前記挿入部5内に設けられた処置具チャンネルに連通する挿入口13が設けられている。

【0022】

図2に示すように、コントロールユニット3には、画像処理機能を搭載する基板が設け

50

られている。この基板は、メイン基板 16 と、拡張基板 17 とに分けられており、拡張基板 17 はメイン基板 16 に設けた拡張コネクタ 18 によりメイン基板 16 に接続されている。

#### 【0023】

なお、前記メイン基板 16 には後で詳述する基本処理手段（図 2 では示さず）を搭載している。この基本処理手段は、前記電子内視鏡 2 の撮像手段である後述する CCD 8（図 5 参照）に読み出し信号を与えかつその読み出し信号に応じて前記 CCD 8 から得られる映像信号を取込み所定の基本画像処理を施すものである。また、前記拡張基板 17 には後で詳述する拡張処理手段（図 2 では示さず）が搭載されている。この拡張処理手段は、前記基本処理手段で処理された映像信号に対して所定の拡張処理を施すものである。

10

#### 【0024】

図 3 に示すように、前記拡張基板 17 には、所定の処理機能を実現させるための処理機能構成データによって所定の処理機能を構築できるプログラマブル集積回路手段（例えば FPG A（Field Programmable Gate Array））21 と、所定の拡張機能を実現させる処理機能構成データを複数種記憶していて、かつ、外部からの拡張機能設定情報によって前記複数種の処理機能構成データのの中から選択された拡張機能に関する処理機能構成データを前記 FPG A 21 に与えることができるメモリ手段 22 と、アドレスレコードした信号を前記 FPG A 21 に与えるアドレスデコーダ 23 と、基板 ID 信号をメイン基板 16 に与える基板 ID 発生部 24 とが搭載されている。

#### 【0025】

前記拡張基板 17 は、既に説明したように拡張コネクタ 18 を介してメイン基板 16 に接続されている。

20

#### 【0026】

前記メイン基板 16 には、図 3 では、CPU 30 と、同期信号発生回路（SSG）31 と、前記メモリ手段 22 から前記 FPG A 21 に当該選択された拡張機能に関する処理機能構成データを与えて前記 FPG A 21 に拡張機能を再構築（コンフィギュレーション）しているときには、前記メイン基板 16 のみで信号処理を可能とさせる切換え手段 32 とが搭載されている。

#### 【0027】

さらに構成の説明をすると、前記拡張基板 17 に搭載された基板 ID 発生部 24 は、拡張コネクタ 18 を介して基板 ID 信号をメイン前記基板 16 に搭載された CPU 30 に送信できるようになっている。前記 CPU 30 は、所定のアドレス信号 100 を前記拡張コネクタ 18 を介してアドレスデコーダ 23 に与えられるようになっている。前記 CPU 30 は、拡張機能設定情報 110 を前記拡張コネクタ 18 を介して前記メモリ手段 22 に与えられるようになっている。さらに、前記 CPU 30 と前記 FPG A 21 とは、前記拡張コネクタ 18 を介してデータバス 33 で互いに接続されている。また、前記メイン基板 16 に搭載されている SSG 31 は、クロック（CLK）、水平同期信号（HD）、垂直同期信号（VD）、フィールド信号（FLD）、その他の同期信号（例えば CSYC など）の各種同期信号 120 を前記拡張コネクタ 18 を介して前記拡張基板 17 に搭載されている FPG A 21 に供給できるようになっている。この FPG A 21 には、前記メイン基板 16 からの RGB 映像信号 140 が拡張コネクタ 18 を介して入力されるようになっている。

30

40

#### 【0028】

さらに、前記メイン基板 16 に搭載されている前記切換え手段 32 は、前記 CPU 30 からの切換え指令 130 によって切換え可能になっており、かつ、前記メイン基板 16 の基本処理手段（図示せず）からの RGB 映像信号 140 に取り込めるとともに、前記拡張基板 17 の FPG A 21 からの出力映像信号 150 を前記拡張コネクタ 18 を介して取り込めるようになっている。また、前記切換え手段 32 は、前記 CPU 30 からの切換え信号 130 からの指令により、前記 FPG A 21 で拡張機能の再構築中（コンフィギュレーション中）には、前記メイン基板 16 での基本処理手段（図示せず）からの RGB 映像信

50

号140を出力信号160として出力し、前記再構築（コンフィギュレーション）が終了後は、前記拡張基板17上の前記FPGA21によって拡張処理された出力映像信号150を出力信号160として出力できるようになっている。

#### 【0029】

図4に示すように、前記メモリ手段22には、例えば0000h（hは16進数を示す）番地～0FFFh番地までに「構造強調」に関する処理機能構成データ410が、例えば0FFFh番地～1FFFh番地までに「IHB強調」に関する処理機能構成データ420が、例えば1FFFh番地～2FFFh番地までに「ICG強調」に関する処理機能構成データ430が、それぞれ記憶されている。このメモリ手段22は、前記CPU30からの拡張機能設定情報110に従って前記各番地における処理機能構成データを取り出してFPGA21に与えることができるようになっている。例えば前記CPU30からの拡張機能設定情報110が「ICG強調」設定情報のときには、前記メモリ手段22は、1FFFh番地～2FFFh番地までの「ICG強調」に関する処理機能構成データ430を前記CPU30に与えられるようになっている。

10

図5に示すように、電子内視鏡装置に用いられるコントロールユニットのメイン基板16には、患者回路16Aと二次回路16Bとが搭載されており、前記患者回路16Aと二次回路16Bとはフォトカプラ（P.C）35a～35fで電氣的に絶縁状態で接続されている。

#### 【0030】

前記患者回路16Aは、基本的に、前記電子内視鏡2のCCD（固体撮像素子）8に読み出し信号を与えかつその読み出し信号に応じて前記CCD8から得られる映像信号を取込み所定の画像前処理を施す回路であって、次の要素を備えている。

20

#### 【0031】

前記患者回路16Aは、プリアンプ36、CDS37、AGC38、A/D変換器39、タイミングジェネレータ（TG）40、PLL41、VCXO42、CCD駆動回路43、ラッチ回路44、AGC制御回路（AGC CNT）45を備えている。

また、前記二次回路16Bは、SSG31、発信器（CXO）51、CBクランプ回路52、色分離回路53、遅延補償回路54、1水平期間遅延回路（1HDL）55a、1HDL55b、エンバス56、RGBマトリクス回路57、FIRフィルタ58、1HDL59a、1HDL59b、色信号同時化回路60、検波回路61、ペイントW/B回路62、γ補正回路63a、63b、63c、拡張切換え手段18、D/A変換回路64、エンコーダ65を備えている。

30

#### 【0032】

このような電子内視鏡装置1の動作を以下に説明する。前記CXO51で発信された基準クロックは、SSG31に入力される。前記SSG31では、クロックCK、水平同期信号（HD）、垂直同期信号（VD）、その他の同期信号（ID）など各種同期信号120を生成する。

#### 【0033】

前記SSG31から出力された各種同期信号120のうちの所定の同期信号は、フォトカプラ35a～35cを介してラッチ回路44に入力される。前記ラッチ回路44でラッチされた所定の同期信号（HD、VD、ID）は、CCD駆動回路43に与えられると、前記CCD駆動回路43はCCD駆動信号を生成する。このCCD駆動信号は、前記電子内視鏡2のCCD8を駆動し、CCD8から映像信号を取り出す。この電子内視鏡2のCCD8から取り出された映像信号は、プリアンプ36で増幅される。また、前記SSG31からの同期信号（CK）はフォトカプラ35dを介してTG40に与えられると、TG40は所定のタイミング信号を形成してPLL41に与える。前記PLL41は、前記TG40からのタイミング信号に基づいて、CCD8への信号伝送の遅延補償を図るとともに、PLL41とVCXO42とによってCCD駆動回路43のCCD駆動信号とプリアンプ36の出力信号との同期をとっている。

40

#### 【0034】

50

また、プリアンプ 36 で増幅された出力信号は、CDS 37 で相関二重サンプリングされた後に、AGC 38 でゲイン調整がされ、A/D変換器 39 でA/D変換される。

#### 【0035】

A/D変換された映像信号は、フォトカプラ 35 e を介して二次回路 16 B 側のCBクランプ回路 52 に供給される。このA/D変換された映像信号は、CBクランプ回路 52 において、黒レベルが調整された後に、色分離回路 53 に入力される。色分離回路 53 では、取り込んだ映像信号に対して輝度信号Y及び色差信号Cに分類される。分離された色差信号は、FIRフィルタ 58 により擬色が除去され、二つの1HDL 59 a, 59 b 及び色信号同時化回路 60 により線順次の色差信号を同時化して次段のRGBマトリックス回路 57 に供給する。

10

#### 【0036】

一方、分離された輝度信号Yは、遅延補償回路 54 でFIRフィルタ 58 での色差信号Cの遅延調整を施された後に、輪郭強調を行うため、二つの1HDL 55 a, 55 b を介して輝度信号がエンバス 56 に与えられて、前記エンバス 56 において輪郭強調処理が行われる。

#### 【0037】

RGBマトリックス回路 57 では、入力された輝度信号及び色差信号をマトリクス演算し、RGB信号を生成する。RGBマトリックス回路 57 で生成されたRGB信号は、ペイントW/B回路 62 にて色調補正処理及びホワイトバランス処理を行った後、3つのγ補正回路 63 a, 63 b, 63 c に入力される。前記γ補正回路 63 a, 63 b, 63 c でγ補正されたRGB映像信号 140 は、拡張コネクタ 18 と切換え手段 32 に供給される。

20

#### 【0038】

前記FPGA 21 から拡張コネクタ 18 を介して出力される出力信号 150 は、切換え手段 32 に入力される。

#### 【0039】

前記切換え手段 32 は、CPU 30 からの切換え信号 130 によって指定された側の映像信号をD/A変換回路 64 に供給する。前記D/A変換回路 64 では、デジタル・アナログ変換した映像信号をエンコーダ 65 に供給する。エンコーダ 65 では、コンポジット信号とY/C信号とを生成して、モニタ 4 に与える。

30

#### 【0040】

また、RGBマトリックス回路 57 からのRGB映像信号は検波回路 61 にも供給される。検波回路 61 では、RGB映像信号を検波し、調光制御用信号を生成する。調光制御信号は、図示しない光源に出力され、光源の調光制御を行う。また、調光制御信号は、フォトカプラ 35 f を介して患者回路 16 A のCCD駆動回路 43 に供給されてCCD 8 の電子シャッター制御を行う。また、調光制御信号は、A/D変換器 39 にも入力され、AGC 38 の制御を行う。

#### 【0041】

次に、CPU 30 や切換え手段 32 の関係の動作を説明する。

#### 【0042】

CPU 30 は、拡張基板 17 から得られた基板ID信号を基に拡張基板 17 のFPGA 21 の再構築（コンフィギュレーション）を行う。前記メモリ手段 22 には、既に説明したように、構造強調処理回路を実現するための処理機能構成データ 410、IHB強調回路を実現するための処理機能構成データ 420、ICG強調回路を実現するための処理機能構成データ 430 が格納されている（図4参照）。

40

#### 【0043】

前記CPU 30 は、図示しないフロントパネルなどに設けられた機能選択手段からの情報を基に、どの機能をFPGA 21 に再構築（コンフィギュレーション）するか設定する拡張機能設定情報 110 を生成して、メモリ手段 22 に与える。例えば、構造強調処理が選択されたときには、CPU 30 は、メモリ手段 22 に0000h番地～0FFFh番地

50

までの構成データをFPGA21に与えるようにメモリ手段22を制御する。

【0044】

その期間は、CPU30は、切換え指令130を切換え手段32に与えて、切換え手段32を同時に制御し、メイン基板16からの映像信号140を切換え手段32の出力信号160として次段のD/A変換回路64に与える。これにより、モニタ4には、メイン基板16で処理された画像が表示されることになる。

【0045】

一方、前記FPGA21に対する再構築（コンフィギュレーション）が完了すると、CPU30は、拡張基板17の機能チェックを行い、機能に問題がないとされたときに、切換え手段32をFPGA21側に切り換えて、FPGA21から出力される映像信号が切換え手段32の出力信号160として出力されるようにし、その出力信号を次段のD/A変換回路64に供給する。これにより、切換え手段32が拡張基板17側に切り換わるまでは、RGB映像信号140が切換え手段32の出力信号160として出力され、また、切換え手段32が拡張基板17側に切り換わると拡張基板17側の拡張機能で画像処理がされた映像がD/A変換回路64に出力されることになる。

【0046】

したがって、このように本発明を実施するに最良の形態に係る電子内視鏡装置によれば、所定の処理機能を実現させるための処理機能構成データによって所定の処理機能を構築できるFPGA21と、所定の拡張機能を実現させる処理機能構成データを複数種記憶していて、かつ、拡張機能設定情報によって前記複数種の処理機能構成データの中から選択された拡張処理機能構成データを前記FPGA21に与えるメモリ手段22とを備え、必要な拡張機能の一つのFPGA21のみで実現するようにしたものであるため、FPGA21を効率的に利用することができる。

【0047】

また、前記FPGA21で拡張機能の再構築中には、前記メイン基板22での基本処理手段からの画像信号を出力し、前記再構築が終了後は、前記拡張基板16上の前記FPGA21によって拡張処理された画像信号を出力する切換え手段32をさらに設けたので、前記FPGA21に拡張機能を再構築しているときでも、映像信号が出力されることになって術者の動作に制限を与えることがなくなる。

【0048】

[付記]

(付記項1) 撮像手段を設けた電子内視鏡と、

前記電子内視鏡の前記撮像手段に読み出し信号を与えかつその読み出し信号に応じて前記撮像手段から得られる映像信号を取込み所定の基本画像処理を施す基本処理手段を搭載するメイン基板、及び、前記基本処理手段で処理された画像信号に対して所定の拡張処理を行う拡張処理手段を搭載する拡張基板を備えたコントロールユニットと

を有する電子内視鏡装置において、

前記拡張基板は、所定の処理機能を実現させるための処理機能構成データによって所定の処理機能を構築できるプログラマブル集積回路手段と、所定の拡張機能を実現させる処理機能構成データを複数種記憶しており、かつ、拡張機能設定指令に基づいて前記複数種の処理機能構成データの中から選択された処理機能構成データを前記プログラマブル集積回路手段に与えるメモリ手段と、前記プログラマブル集積回路手段で拡張機能の再構築中には、前記メイン基板での基本処理手段からの画像信号を出力し、前記再構築が終了後は、前記拡張基板上の前記プログラマブル集積回路手段によって拡張処理された画像信号を出力する切換え手段とを備えたことを特徴とする電子内視鏡装置。

【0049】

本発明は、上述した実施例に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

【図面の簡単な説明】

【0050】



【図 1】本発明の実施例 1 に係る電子内視鏡装置の全体構成を示す図

【図 2】図 1 の電子内視鏡装置に用いられるコントロールユニットの基板の構成を示す斜視図

【図 3】図 1 の電子内視鏡装置に用いられるコントロールユニットにおける要部回路構成を示すブロック図

【図 4】図 1 の電子内視鏡装置に用いられるコントロールユニットの拡張基板に搭載されたメモリ手段に格納された処理機能構成データの配置例を示す説明図

【図 5】図 1 の電子内視鏡装置に用いられるコントロールユニットの回路構成と電子内視鏡の一部回路も含めて示す回路図

【符号の説明】

10

【 0 0 5 1 】

1 … 電子内視鏡装置

2 … 電子内視鏡

3 … コントロールユニット

4 … モニタ

5 … 挿入部

6 … 操作部

7 … ユニバーサルコード

8 … C C D

9 … 先端部

20

1 0 … 湾曲部

1 1 … 可撓部

1 2 … 湾曲操作ノブ

1 3 … 挿入口

1 6 … メイン基板

1 7 … 拡張基板

1 8 … 拡張コネクタ

2 1 … F P G A (プログラマブル集積回路手段)

2 2 … メモリ手段

2 3 … アドレスデコーダ

30

2 4 … 基板 I D 発生部

3 0 … C P U

3 1 … S S G

3 2 … 切換え手段

3 3 … データバス

代理人 弁理士 伊藤 進



---

フロントページの続き

- (72)発明者 綱川 誠  
東京都渋谷区幡ヶ谷2丁目4番2号 オリnpas株式会社内
- (72)発明者 増本 渉  
東京都渋谷区幡ヶ谷2丁目4番2号 オリnpas株式会社内
- (72)発明者 草村 登  
東京都渋谷区幡ヶ谷2丁目4番2号 オリnpas株式会社内
- Fターム(参考) 4C061 CC06 WW20 YY02

要解决的问题：高效使用FPGA（现场可编程门阵列）。电子内窥镜设备1包括：主板16，其向电子内窥镜提供读取信号，摄取视频信号，并且执行预定的基本图像处理；以及针对由主板16处理的图像信号的预定信号。提供用于执行扩展处理的扩展板17。扩展板17存储可以通过用于实现预定处理功能的处理功能配置数据和实现预定扩展功能的处理功能配置数据来构建预定处理功能的多种类型的FPGA 21。存储装置（22），用于通过设置命令将从多个存储的处理功能配置数据中选择的处理功能配置数据提供给FPGA（21）。[选择图]图3

